

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-159372

⑬ Int. Cl.³

H 04 N 1/40
G 06 F 15/68

識別記号

1 0 3 Z
3 2 0 Z

庁内整理番号

6940-5C
8419-5B

⑭ 公開 平成3年(1991)7月9日

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 画像信号処理装置

⑯ 特 願 平1-298298

⑰ 出 願 平1(1989)11月16日

⑱ 発 明 者 齊 藤 達 彦 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑲ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号
⑳ 代 理 人 弁 理 士 大 澤 敬

明 細 書

1. 発明の名称

画像信号処理装置

2. 特許請求の範囲

1 白と黒とからなる2値画像と中間調をも含む多階調画像とが混在する画像信号を処理する画像信号処理装置において、

1頁分の2値化データをメモリするページメモリと、

nライン分の多階調データをメモリするラインバッファと、

そのラインバッファにnライン毎の画像信号をメモリさせるバッファ入力手段と、

そのバッファ入力手段により前記ラインバッファにメモリされたnライン分の前記画像信号を、 $m \times n$ 個の画素ブロックに分割して順次指定するブロックアクセス手段と、

そのブロックアクセス手段により指定された前記画素ブロック毎に、黒または白の画素についてはそのまま2値化し、それ以外の画素については

それらの平均階調値をそれぞれ $m \times n$ 個のディザマトリクス($m \geq n$)によりディザ処理を行なつて2値化したデータを、それぞれ前記ページメモリの対応するアドレスにメモリする2値化処理手段とを設けたことを特徴とする画像信号処理装置。

2 請求項1記載の画像信号処理装置において、指定された前記画素ブロック毎に、黒の画素はそのまま2値化し黒以外の画素はそれらの平均階調値をディザ処理により2値化するモードと、白の画素はそのまま2値化し白以外の画素はそれらの平均階調値をディザ処理により2値化するモードと、黒および白の画素はそのまま2値化しそれ以外の画素はそれらの平均階調値をディザ処理により2値化するモードとのうち、何れかのモードを選択するモード選択手段を設けたことを特徴とする画像信号処理装置。

3. 発明の詳細な説明

[産業上の利用分野]

この発明は画像信号処理装置、特に2値画像と多階調画像とが混在する画像信号を処理する画像

信号処理装置に関する。

〔従来の技術〕

画像信号には文字、線画等の白と黒とからなる2値画像信号と、写真、絵画等の中間調をも含む多階調画像信号とがある。

白と黒のみならず中間調をも表示し得るCRTディスプレイ等には、2値画像も多階調画像もそのまま出力することが出来る。

一方、白と黒の2階調によつて画像を表現する一般のプリンタ等の場合、2値画像信号ならばそのまま出力して差支えないが、多階調画像信号はディザ処理等によつて画素密度変調、ドットサイズ変調等の2値化データに変換したのち出力しなければならない。

それでも、1頁分の画像がすべて2値画像または多階調画像から構成されているか、その両者が含まれていてもその領域がそれぞれ独立して別個に存在している場合は、処理も比較的簡単である。

しかしながら、写真と文字とが同一領域内に混在している例えば写真の明部に黒文字または暗部

(2) に白文字が配置されている場合、或いは黒または白文字のバックに淡いまたは濃い写真がオーバーラップしている場合等がある。

このように2値画像と多階調画像とが混在している画像をそのまま多階調画像の一種と見做してディザ処理等により2値化すると、2値画像の輪郭のくずれ（以下「文字くずれ」という）や多階調画像の部分にノイズが現れる（以下「ノイズ強調」という）等の画質低下が目立つてくる。

したがつて、或る画素が2値画像に属するか多階調画像に属するかを判別するため、注目画素の階調値（または「濃度」ともいう）とその周囲画素の平均階調値との差、または注目画素を中心とした或いは注目画素を含む $n \times n$ 個の画素ブロック内の各画素の階調値の最大値と最小値の差、あるいは注目画素を含むブロック内の濃度勾配等を求め、それによつて判別された2値画像か多階調画像かに応じて、それぞれ単純な2値化またはディザ処理による2値化を行なつていた。

また、公開昭63-54063号公報または公

開昭63-54065号公報に示されたように、検出された濃度勾配に応じてそれぞれ2値化処理方法を選択する閾値を制御するものもあつた。

〔発明が解決しようとする課題〕

しかしながら、上記のような各画素毎に周囲画素またはその画素を中心とした画素ブロックのデータと比較して2値化の方法を選択するものは、それぞれ処理が複雑であると共に全画素について繰返す必要があるから処理時間がかかり、2値画像と多階調画像との境界における文字くずれやノイズ強調等の問題は解決されていない。

また、各画素を含む画素ブロック毎に2値化の方法を選択するものは、処理時間は短くなるが文字くずれが大きくなつて目立つようになるという問題もあつた。

この発明は上記の点に鑑みてなされたものであり、2値画像と多階調画像とが混在する画像を処理しても、その処理時間が短かく、画質の優れた2値化データが得られることを目的とする。

〔課題を解決するための手段〕

この発明は、上記の目的を達成するため、白と黒とからなる2値画像と中間調をも含む多階調画像とが混在する画像信号を処理する画像信号処理装置において、

1頁分の2値化データをメモリするページメモリと、 n ライン分の多階調データをメモリするラインバッファと、そのラインバッファに n ライン毎の画像信号をメモリさせるバッファ入力手段と、そのバッファ入力手段によりラインバッファにメモリされた n ライン分の前記画像信号を $n \times n$ 個の画素ブロックに分割して順次指定するブロックアクセス手段と、そのブロックアクセス手段により指定された画素ブロック毎に黒または白の画素についてはそのまま2値化し、それ以外の画素についてはそれらの平均階調値をそれぞれ $m \times m$ 個のディザマトリクス($m \geq n$)によりディザ処理を行なつて2値化したデータを、それぞれページメモリの対応するアドレスにメモリする2値化処理手段とを設けたものである。

また、指定された画素ブロック毎に、黒の画素はそのまま2値化し黒以外の画素はそれらの平均階調値をディザ処理により2値化するモードと、白の画素はそのまま2値化し白以外の画素はそれらの平均階調値をディザ処理により2値化するモードと、黒および白の画素はそのまま2値化しそれ以外の画素はそれらの平均階調値をディザ処理により2値化するモードとのうち、何れかのモードを選択するモード選択手段を設けてもよい。

〔作用〕

上記のように構成された画像信号処理装置によれば、バッファ入力手段により原画像データから n ライン分ずつラインバッファにメモリされた画像データは、ブロックアクセス手段により $n \times n$ 個の画素ブロックに分割されて順次指定される。

指定された画素ブロック内の各画素のうち、黒または白の画素はそのまま2値化されてページメモリのそれぞれ対応するアドレスにメモリされるから、2値画像については文字くずれが生じない。

それ以外の画素については、それらの平均階調

(3) 値と各画素にそれぞれ対応するディザマトリクスの値とによりディザ処理が行なわれ、2値化されたデータはページメモリのそれぞれ対応するアドレスにメモリされるから、多階調画像についてはノイズが減少する。

しかも、各画素ブロック毎にその内の多階調画像の画素について平均階調値を計算するだけで複雑な処理がないから処理時間が短い。

また、モード選択手段を設ければ、対象とする画像に応じて最適なモードを選択することが出来る。

〔実施例〕

以下、この発明による画像信号処理装置の実施例を図面を参照して説明する。

第1図は、この発明の基本的構成を示す機能ブロック図である。

同図において、画像信号または画素データの流れを示す矢印のうち、太い矢印は2ビット以上の多階調データを、細い矢印は1ビットの2値化データをそれぞれ示す。

ここで、2値化処理には次の3種類のモードがある。

第1のモードは黒の画素がそのまま「1」になり、第2のモードは白の画素がそのまま「0」になり、第3のモードは黒と白の画素がそれぞれ「1」と「0」になつて、その他の画素はそれらの平均階調値をディザ処理により「1」か「0」か決定するものである。

第2図は、この発明の第1実施例の2値化処理手段4の一例を示す部分構成図である。

この2値化処理手段40は、 $n \times n$ 個の多階調データをメモリするブロックバッファ41と、そのブロックバッファ41内の各画素の階調を変換する階調変換部42と、階調変換されたブロックバッファ41の内容を2値化してページメモリ5に出力するディザ処理部43と、それぞれ階調変換部42に付属するアダー（加算器）44、カウンタ45、除算器46と、ディザ処理部に付属し $m \times m$ 個のディザマトリクスを予めストアしたマトリクスROM47とから構成されている。

文字、線画等の2値画像のデータも、2値化データに変換されるまでは、黒および白はそれぞれ所定ビット数（例えば6ビット）が表わす最大値（63）および最小値（0）である。

この画像信号処理装置は、バッファ入力手段1とラインバッファ2とブロックアクセス手段3と2値化処理手段4とページメモリ5とから構成されている。

バッファ入力手段1は、図示しないホストCPUまたはホストメモリから n ライン分ずつ画像信号を入力して、ラインバッファ2にメモリする。

ブロックアクセス手段3は、ラインバッファ2にメモリされた n ライン分の画像信号を $n \times n$ マトリクスとしての画素ブロックに分割し、その画素ブロックを順次指定する。

指定された画素ブロックの各画素は、2値化処理手段4により黒または白の画素はそのまま2値化し、それ以外の画素はそれらの平均階調値をディザ処理して2値化し、それぞれページメモリの対応するアドレスにメモリする。

(4)

この第1実施例において、第1のモードにより画像信号を処理する場合について説明する。

ラインバッファ2からブロックアクセス手段3により指定されたブロックのデータ(各画素の階調値)は、先ず $n \times n$ 個のブロックバッファ41にメモリされる。

第3図は $n=3$ すなわち3ラインのラインバッファ2にメモリされた6ビット階調のデータの一例を示し、第4図はマトリクスROM47内にストアされた $m=8$ すなわち 8×8 のディザマトリクス30の一例を示す。

第5図は 3×3 のブロックのデータの変化の一例を示し、同図(A)はラインバッファ2内のデータ(第3図)の第1ブロックがブロックバッファ41にメモリされた状態を、同図(B)はそのデータが階調変換部42により階調変換された状態を、同図(C)はさらにディザ処理部43により 8×8 のディザマトリクスの対応するサブマトリクスと比較して2値化され、ページメモリ5の対応アドレスにメモリされた状態をそれぞれ示す。

したデータを、第4図に示したディザマトリクス30のうち対応する太線で囲んだサブマトリクス31によつて処理して得られる第5図(C)に示した2値化データを、ページメモリ5の対応するアドレスにメモリする。

以上の操作を繰返してラインバッファ2のデータを2値化し終つたら、次の3ライン分のデータをラインバッファ2にメモリして処理することを繰返すことにより、ページメモリ5に1ページ分の2値化データをメモリすることが出来る。

つぎに、この第1実施例において、第2のモードにより画像信号を処理する場合について説明する。

第6図は第2のモードによるデータの変化の一例を示し、同図(A)はラインバッファ2内のデータの第2ブロックがブロックバッファ41にメモリされた状態を、同図(B)及び(C)はそれぞれ第5図(B)及び(C)に相当する状態を、それぞれ示している。

階調変換部42は、第6図(A)に示したデータ

階調変換部42は、ブロックバッファ41内のデータを順に読出し、その値が黒すなわち「63」であればそのまま、黒以外すなわち「62」以下であればその値をアダー44に加算すると共にカウンタ45をインクリメントする。

9個の画素を読出し終つた時に、カウンタ45の内容が「0」すなわち黒以外のデータがなければそのまま終了し、「1」以上であれば除算器46によりアダー44の内容をカウンタ45の内容で除算して平均階調値を求め、ブロックバッファ41内の黒以外の画素のデータをその平均階調値で置換える。

すなわち、第5図(A)に示した第1ブロックのデータの場合、階調変換部42によつて4個の黒「63」の画素はそのままとし、黒以外の5個の画素のデータ「40, 50, 30, 40, 0」は、その加算値「160」をカウンタ値「5」で割つて得た平均階調値「32」を置換えれば、同図(B)に示したようになる。

つぎに、ディザ処理部43は、第5図(B)に示

のうち、その値が白すなわち「0」である4個の画素はそのまま、白以外すなわち「1」以上の画素「40, 20, 30, 20, 20」は加算することにより、アダー44は「130」、カウンタ45は「5」になっているから、その平均階調値「26」で置換えて同図(B)に示したようになる。

つぎに、ディザ処理部43は、そのデータを第4図に示したサブマトリクス32によつて処理し、第6図(C)に示した2値化データになる。

この発明の第2実施例は、第2図に示した第1実施例のブロックバッファ41を廃して、その代りラインバッファ2上で階調変換を行なつた後、ディザ処理してその2値化データをページメモリ5にメモリするものであり、ブロックバッファ41が不要になること以外はその構成が第1実施例と同一であるから特には図示しない。

この場合、第1実施例と同様にブロック毎にディザ処理を行なうことも出来るが、ラインバッファ2のデータをブロック毎に階調変換した後、ま

とめてディザ処理を行なつてもよい。

この第2実施例において、第3のモードにより画像信号を処理する場合について説明する。

第7図はデータの変化の一例を示し、同図(A)はラインパツファ2上の処理前のデータを示し第3図に示したものと同一である。

第7図(B)は同図(A)のデータをブロック毎に階調変換した状態を、同図(C)はそれをディザ処理してページメモリ5の対応するアドレスにメモリした状態をそれぞれ示す。

階調変換部42は、ブロックアクセス手段3を介して指定されたブロックの各画素のデータを順に読出し、その値が黒または白すなわち「63」か「0」であればそのまま、それ以外すなわち「62〜1」であればブロック毎の平均階調値を計算して置換することを繰返し、ラインパツファ2上に第7図(B)に示した階調変換データを作成する。

つぎに、ディザ処理部43はその階調変換されたラインパツファ2上の全データを第4図に示し

以上、第1の発明について説明したが、第2の発明は、この第1の発明の効果を更に有効にするためのものである。

すなわち、例えば多階調画像である写真の明部に2値画像である黒文字が配置されている場合は第1のモードが、反対に写真の暗部に白文字が配置されている場合は第2のモードが、また写真の明部には黒文字、暗部には白文字がそれぞれ配置されている場合や白い輪郭をもつ黒文字や黒い輪郭をもつ白文字が配置されている場合等は第3のモードがそれぞれ最適である。

したがって、例えばスイッチやフラグを立てる等のモード選択手段により、原稿の状態に応じてオペレータが図示しない操作パネルからマニュアルで、或いは機器が画像を解析して自動的に、各モードのうち最適なモードを選択し、第1の発明の効果を最大限に発揮することが出来る。

以上の説明においては、黒または白を「63」または「0」として判定したが、実用上はそれぞれに成る幅をもたせた方がよい場合があり、それ

(5) たディザマトリクス30により2値化して、第7図(C)に示したようにページメモリ5の対応するアドレスにメモリする。

この発明の第3実施例は、その構成が第2実施例と同一であるから同様に図示しないが、第1及び第2実施例と異なりブロックパツファ41またはラインパツファ2の上での階調変換を行なわないものである。

すなわち、黒または白と判定された画素についてはディザ処理を行わず、ページメモリ5上のその画素に対応するアドレスに直接「1」または「0」をメモリする。

それ以外の画素については、ブロック毎の平均階調値を求め、その平均階調値と各画素のそれぞれ対応するアドレスによつてディザ処理した結果をページメモリ5にメモリする。

この第3実施例によれば、黒または白の画素のディザ処理時間と、それ以外の画素のパツファ上のデータ置換時間とが省略され、第1及び第2実施例に比べてトータル処理時間が短縮される。

によつて黒または白に近いレベルのノイズを消すことも出来る。

また、多階調画像に影響が目立たない範囲で幅を広げれば、明部の黒文字または暗部の白文字の輪郭部において平均階調値が文字の階調と反対に明または暗の方にシフトするから、文字の輪郭が明瞭になつて読み易くなる効果がある。

以上説明したように、この画像信号処理装置は、2値画像と多階調画像とが同一領域内に混在する画像信号を処理する場合に、特にその両者を識別して別個に処理する訳ではないから、処理が簡単で所要時間が短い。

また、2値画像を形成する画素はそのままの階調で表現され、その他の多階調画像を形成する中間調データは平均化されてサブマトリクス処理されるから、2値画像は文字くずれがなく鮮明に、多階調画像の中間調部は極めてノイズが少なく滑らかに表現することが出来る。

さらに、それぞれ2値画像または多階調画像のみで形成された領域を処理しても、この為文字

(6)

くずれや階調のずれ等を生じることがない。

したがって、一頁のなかに2値画像領域、多階調画像領域および混在領域が複雑に配置されているような場合でも、その頁全体を同一モードで処理することが出来るから、操作性が向上する。

〔発明の効果〕

以上説明したように、この発明によれば、2値画像と多階調画像とが混在する画像を処理しても、その処理時間が短かく、画質の優れた2値化データが得られる。

4. 図面の簡単な説明

第1図はこの発明の基本的構成を示す機能ブロック図、

第2図は同じくその第1実施例を示す部分構成図、

第3図及び第4図は同じくそのラインバッファ上のデータ及びディザマトリクスのそれぞれ一例を示す説明図、

第5図乃至第7図は同じくその処理によるデータの変化の一例を示す説明図である。

1…バッファ入力手段 2…ラインバッファ

3…ブロックアクセス手段

4, 40…2値化処理手段

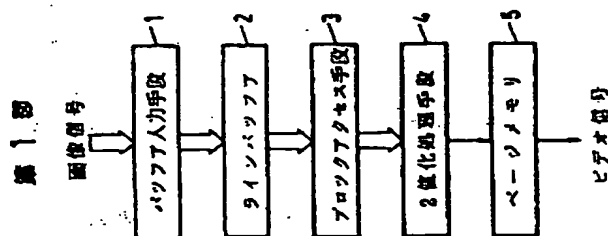
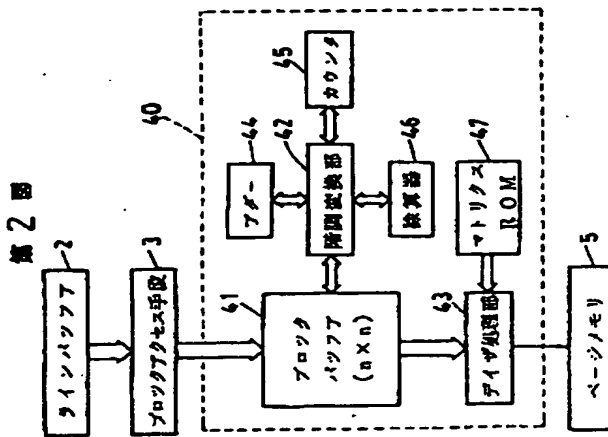
5…ページメモリ

41…ブロックバッファ

42…階調変換部

43…ディザ処理部

出願人 株式会社 リ コ
代理人 弁理士 大 澤 敬



第3図

63	63	40	40	20	0	0	63	63	0
63	50	30	30	20	0	40	60	0	0
63	40	0	0	0	20	40	60	0	0

第1ブロック 第2ブロック

第4図

14	24	52	55	53	46	22	12
34	50	41	27	25	39	48	32
62	43	19	7	5	17	37	60
57	29	9	1	3	15	35	63
54	45	21	11	13	23	51	56
26	40	47	31	33	49	42	28
6	18	38	59	61	44	20	8
4	16	36	63	58	30	10	2

第5圖

(A)	(B)	(C)
63 63 40	63 63 32	1 1 0
63 50 30	63 32 32	1 0 0
63 40 0	63 32 32	1 0 1

第6圖

(A)	(B)	(C)
40 20 0	26 26 0	0 0 0
30 20 0	26 26 0	0 1 0
0 0 20	0 0 26	0 0 1

第7圖

(A)			
63 63 40 40 20 0 0 63 63			0
63 50 30 30 20 0 40 60 0			0
63 40 0 0 0 20 40 60 0			0

(B)			
63 63 40 26 26 0 0 63 63			0
63 40 40 26 26 0 50 50 0			0
63 40 0 0 0 26 50 50 0			0

(C)			
1 1 0 0 0 0 0 1 1			0
1 0 0 0 1 0 1 1 0			0
1 0 0 0 0 1 1 0 0			0